

T18-115B 下線晶片資料

請注意：

- 1.此資料包含:下線晶片。
- 2.下線晶片資料按 前瞻部分負擔、新進教師晶片、優良晶片、前瞻速審部分負擔、教育性晶片排列。
- 3.申請編號中，序號英文字母代表：A:前瞻部分負擔，E:教育性晶片，N:新進教師晶片，I:優良晶片，P:合作計劃晶片，R:前瞻速審部分負擔晶片。序號之尾端字母代表：a:使用 Cell-based Design Kit，m:使用 Multi-option-MEMS(TSRI MEMS 後製程)，M:整合晶片。
- 4.可否下線準則依序: 有無回覆委員建議(未回覆完整視同未回覆,不予下線)、審查評等結果(優先順序為 A>B>C，D:視面積使用情況下線，F:不予下線)、教授加總積點、可擺放的剩餘面積等。
- 5.若委員建議修改佈局，依規定不可比原佈局增加長寬邊的長度，違者則不予採用已修改之佈局檔案。

下線晶片資料(申請編號/專題名稱(課程名稱)/包裝形式/晶片面積)：

申請編號: T18-115B-A0001a

專題名稱(中文): 具偏移補償軌對軌動態比較器之增強式學習自適應量化十位元逐次漸進式類比數位轉換器精度與轉換速度優化設計

專題名稱(英文): Accuracy and Conversion Speed Optimization of a Reinforcement Learning-Based Adaptive Quantization 10-bit SAR ADC with Offset-Compensated Rail-to-Rail Dynamic Comparator

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.080*0.927 mm²

申請編號: T18-115B-A0002a

專題名稱(中文): 具主動整流與閉迴路穩壓之最大效率追蹤 E 類功率放大器

專題名稱(英文): Maximum Efficiency Tracking Class-E Power Amplifier with Active Rectification and Closed-Loop Voltage Regulation

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.483*1.466 mm²

申請編號: T18-115B-A0004

專題名稱(中文): 具能量偵測與無線供電之閉迴路電流控制雙相電流神經刺激晶片

專題名稱(英文): A Closed-Loop Current-Controlled Biphasic Current-Mode Neural

Stimulator IC with Energy Detection and Wireless Power transmission

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 2.221*1.213 mm²

申請編號: T18-115B-A0006

專題名稱(中文): 4.8GHz 小數型鎖相迴路暨無突波多級雜訊整形之三角積分調變器

專題名稱(英文): 4.8GHz fractional-N phase-locked loop with spur-free MASH delta-sigma modulator

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.000*0.995 mm²

申請編號: T18-115B-A0007a

專題名稱(中文): 結合暫態加速技術與基因演算法最佳化二階數位三角積分調變之混合式降壓轉換器

專題名稱(英文): A Hybrid Buck Converter with Transient Acceleration and GA-Optimized Second-Order Digital Sigma-Delta Modulation

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.200*1.200 mm²

申請編號: T18-115B-A0008

專題名稱(中文): 集膚效應對於差動放大器在靜電放電事件中的影響

專題名稱(英文): The Influence of Skin Effect on Differential Amplifier during ESD event

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 0.619*1.492 mm²

申請編號: T18-115B-A0009

專題名稱(中文): 具鎖相迴路輔助自適應導通時間控制之快速暫態響應降壓轉換器

專題名稱(英文): An Fast-Transient-Response Buck Converter With PLL-Assisted Adaptive-On-Time Control

包裝形式: Package:40 S/B:8Pcs + DieSort:10EA

晶片面積: 1.103*1.048 mm²

申請編號: T18-115B-A0011

專題名稱(中文): 利用逐次逼近暫存器型類比數位轉換器及曲率校正之低溫度變異能隙參考電壓電

專題名稱(英文): Low voltage variation bandgap reference utilizing Successive Approximation Register ADC and curvature calibration

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.760*1.760 mm²

申請編號: T18-115B-A0012

專題名稱(中文): 結合雙向積分差分、被動電荷平均與動態列洗牌技術的低雜訊微測輻射熱

計之讀出電路

專題名稱(英文): A Low-Noise Microbolometer Readout Integrated Circuit with Bi-directional Integration Difference, Passive Charge Averaging and Dynamic Column Shuffling Techniques

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 2.254*3.334 mm²

申請編號: T18-115B-A0013m

專題名稱(中文): CMOS-MEMS 塌陷模式 CMUT 之設計與模擬驗證

專題名稱(英文): Design and Simulation Verification of a Collapse-Mode CMOS-MEMS CMUT

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 3.225*2.311 mm²

申請編號: T18-115B-A0014

專題名稱(中文): 應用於 ReRAM 材料測試之整合晶片

專題名稱(英文): An integrated chip for testing of ReRAM materials

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.576*1.482 mm²

申請編號: T18-115B-A0015m

專題名稱(中文): 高頻壓電共振器與振盪器之整合協同設計

專題名稱(英文): Integrated Co-Design of High-Frequency Piezoelectric Resonators and Oscillators

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 2.792*2.792 mm²

申請編號: T18-115B-A0016

專題名稱(中文): 具截波負電阻與有限脈衝響應數位類比轉換器之三階連續時間三角積分調變器

專題名稱(英文): A 3rd-Order Continuous-Time Delta-Sigma Modulator With Chopped Negative-R and FIR-DAC

包裝形式: Package:28 S/B:8Pcs + DieSort:10EA

晶片面積: 1.335*1.018 mm²

申請編號: T18-115B-A0019a

專題名稱(中文): 基於慣性測量元件之人體柔軟度與平衡能力評估系統之數位電路設計與動作分類

專題名稱(英文): Circuit Design for an IMU-Based Human Flexibility and Balance Assessment System with Motion Classification Using Logistic Regression.

包裝形式: Package:24 S/B:8Pcs + DieSort:10EA

晶片面積: 1.472*1.467 mm²

申請編號: T18-115B-A0020

專題名稱(中文): 具突波抑制功能之 4.8GHz 次取樣鎖相迴路

專題名稱(英文): 4.8GHz Sub-sampling PLL with spur reduction technique

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.128*1.368 mm²

申請編號: T18-115B-A0021

專題名稱(中文): 數位化輸出紅外線資訊傳輸用之溫度補償基於 LVDS 協定之 TRX 電路

專題名稱(英文): A Temperature-Compensated LVDS Transceiver for Digital-Output Infrared Data Transmission

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 2.100*1.381 mm²

申請編號: T18-115B-A0022a

專題名稱(中文): 一款基於 RISC-V 架構整合基於 PUF 多重信任根封裝引擎結合硬體密碼套件之安全晶片設計

專題名稱(英文): Design of a RISC-V-Based Security Chip Integrating a PUF-Based Multi-Root-of-Trust Encapsulation Engine and Hardware Cryptographic Suite

包裝形式: Package:100 CQFP:8Pcs + DieSort:10EA

晶片面積: 4.919*4.889 mm²

申請編號: T18-115B-A0025

專題名稱(中文): 使用雙迴路架構和時間放大相位頻率偵測器之 4.8GHz 鎖相迴路

專題名稱(英文): 4.8GHz Phase-Locked Loop with Dual-Path architecture and Time-Amplifying Phase-Frequency Detector

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.233*1.037 mm²

申請編號: T18-115B-A0026a

專題名稱(中文): 基於慣性感測器之精準體適能即時跳躍參數分析與機器學習動作分類數位電路設計

專題名稱(英文): Digital Circuit Design for IMU-Based Accurate Real-Time Fitness Jump Parameter Analysis and Machine Learning Motion Classification

包裝形式: Package:24 S/B:8Pcs + DieSort:10EA

晶片面積: 1.259*1.255 mm²

申請編號: T18-115B-A0027

專題名稱(中文): 應用於超低溫系統上電感之特性與分析

專題名稱(英文): Characterization and analysis of on-chip inductors at cryogenic temperature system

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 2.793*2.751 mm²

申請編號: T18-115B-A0029a

專題名稱(中文): 兩個十二位元每秒一千二百萬次取樣具有電荷再分配訊號縮放技術與電容校正之逐漸逼近式類比數位轉換器

專題名稱(英文): Two 12-Bits 12-MS/s SAR ADCs With Charge Redistribution Signal Scaling And Digital Calibration

包裝形式: Package:128 CQFP:8Pcs + DieSort:10EA

晶片面積: 1.344*1.631 mm²

申請編號: T18-115B-A0030a

專題名稱(中文): 結合慣性測量元件之髖關節活動範圍及旋轉軸量測與動作辨識系統之數位電路設計

專題名稱(英文): IMU-based Digital Circuit Design for Estimation of Hip Range of Motion and Rotation Axis Combined with a Motion Classification System

包裝形式: Package:24 S/B:8Pcs + DieSort:10EA

晶片面積: 1.981*1.985 mm²

申請編號: T18-115B-A0031

專題名稱(中文): 基於 PT 對稱概念之可調寬頻振盪器

專題名稱(英文): Parity-Time Symmetric Based Wideband Tunable Oscillator

包裝形式: Package:40 S/B:8Pcs + DieSort:10EA

晶片面積: 1.062*1.388 mm²

申請編號: T18-115B-A0032a

專題名稱(中文): 結合單像素環形震盪電容感測與可程式化介電泳電極陣列之微型化細胞操控生醫晶片

專題名稱(英文): A Miniaturized Biomedical Chip Integrating Single-Pixel Ring-Oscillator Capacitive Sensing and Programmable DEP Electrode Array for Cell Manipulation

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 2.686*1.943 mm²

申請編號: T18-115B-A0033

專題名稱(中文): 4.8GHz 使用變壓器之低電壓雙諧振隱式共模共振壓控振盪器

專題名稱(英文): 4.8GHz Low-Voltage Two Tank Transformer-based Voltage Control Oscillator with implicit CM Resonance

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 0.816*1.043 mm²

申請編號: T18-115B-A0034a

專題名稱(中文): 基於慣性測量元件之肩關節動作檢測數位電路設計

專題名稱(英文): IMU-Based Digital Circuit Design for Shoulder Joint Motion Evaluation System

包裝形式: Package:24 S/B:8Pcs + DieSort:10EA
晶片面積: 1.441*1.437 mm²

申請編號: T18-115B-A0035a

專題名稱(中文): 即時步態辨識及側向敏捷性步態參數分析電路設計

專題名稱(英文): Circuit Design for IMU-based Real-Time Four-Type Gait Recognition and Lateral Agility Gait Parameter Analysis

包裝形式: Package:24 S/B:8Pcs + DieSort:10EA

晶片面積: 1.442*1.442 mm²

申請編號: T18-115B-A0036a

專題名稱(中文): UPDRS 動作識別及功能評估與巴金森氏症初篩之晶片設計與實作

專題名稱(英文): Design and Implementation of UPDRS Motion Recognition, Motor Function Assessment, and Parkinson's Disease Pre-screening

包裝形式: Package:24 S/B:8Pcs + DieSort:10EA

晶片面積: 1.664*1.663 mm²

申請編號: T18-115B-A0037m

專題名稱(中文): 高品質因子壓電式共振器與快速起振低相位雜訊交叉耦合電路整合

專題名稱(英文): Integrated Design of High-Q Piezoelectric Resonator with Fast Startup and Low phase noise cross coupled circuits

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 2.514*2.514 mm²

申請編號: T18-115B-I0001

專題名稱(中文): 用於 32Gb/s 傳收機之矽中介層晶片

專題名稱(英文): Silicon Interposer chip for 32Gb/s transceiver

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 3.523*2.427 mm²

申請編號: T18-115B-I0002

專題名稱(中文): 應用於高解析度音訊系統之高動態範圍縮放類比數位轉換器

專題名稱(英文): A High Dynamic Range Zoom ADC for High-Resolution Audio Systems

包裝形式: Package:48 S/B:8Pcs + DieSort:10EA

晶片面積: 1.463*0.998 mm²

申請編號: T18-115B-I0003m

專題名稱(中文): 12 通道崩潰模式 CMUT 一維陣列開發及可調增益介面電路設計

專題名稱(英文): Development of 12 channels collapse mode CMUT 1D Array and tunable gain interface circuit design

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.820*2.080 mm²

申請編號: T18-115B-I0004m

專題名稱(中文): CMOS-MEMS 陣列式電容式共振器與兩種振盪器電路之設計與實現

專題名稱(英文): Design and Realization of CMOS-MEMS Arrayed Capacitive Resonator and Two Types of Oscillator Circuit

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.720*1.040 mm²

申請編號: T18-115B-I0005m

專題名稱(中文): 一維 8 通道垂直雙間隙電容式超聲波收發器開發

專題名稱(英文): Development of 1D 8-channels Vertical Dual-gap CMUT Array

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 3.200*3.800 mm²

申請編號: T18-115B-R0001

專題名稱(中文): 快速響應適應性固定導通時間 VCORE 降壓轉換控制器

專題名稱(英文): Quick Response Adaptive Constant On-Time VCORE Buck Converter Controller

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.308*1.728 mm²

申請編號: T18-115B-R0002

專題名稱(中文): 自適應導通時間控制之跨晶片多相降壓轉換器

專題名稱(英文): Decentralized Multi-Phase ACOT Controlled Power Chiplet

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.267*1.519 mm²

申請編號: T18-115B-R0003

專題名稱(中文): 標準 0.18 μ m CMOS 製程中使用 14 位元類比計數器實現雙模式光偵測電路

專題名稱(英文): Implementation of Dual Mode Photodetector Circuit with 14-bit Analog Counter in Standard 0.18 μ m CMOS Process

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 0.963*1.092 mm²

申請編號: T18-115B-R0004m

專題名稱(中文): 利用 2.5D 中介層實現背照式 SPAD 測試平台設計

專題名稱(英文): Development of a 2.5D Interposer-Based Test Platform for Back-Illuminated SPADs

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 3.988*8.203 mm²

申請編號: T18-115B-R0005

專題名稱(中文): 具時脈控制紋波型固定導通時間控制之直接 48V 轉 1V 雙級降壓轉換器

專題名稱(英文): A Direct 48V-to-1V Double Step-Down Converter with Clocked Ripple-Based Constant On-Time Control

包裝形式: Package:48 S/B:8Pcs + DieSort:10EA

晶片面積: 1.416*1.278 mm²

申請編號: T18-115B-R0006

專題名稱(中文): 具負載適應性順序控制與深度 N 型井技術之高效率漣波控制單電感四輸出降壓轉換器

專題名稱(英文): A High-Efficiency Ripple-Based Single-Inductor Quad-Output Buck Converter with Load-Adaptive Sequence Control and Deep N-Well Technology

包裝形式: Package:68 CQFJ:8Pcs + DieSort:10EA

晶片面積: 2.600*1.613 mm²

申請編號: T18-115B-R0007

專題名稱(中文): 數位化輸出紅外線讀出電路關鍵電路開發及晶片整合 A2 單斜率類比數位轉換器

專題名稱(英文): Critical Circuit Designment and Chip Integration of Digital Infrared Readout Circuits: A2 Single-Slope Analog-to-Digital Converter

包裝形式: Package:48 S/B:8Pcs + DieSort:10EA

晶片面積: 0.633*1.238 mm²

申請編號: T18-115B-R0008

專題名稱(中文): 應用於有害氣體鎖頻感測讀取電路

專題名稱(英文): A Frequency-Locked Loop Based Readout Circuit for Gas Sensing

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.629*1.399 mm²

申請編號: T18-115B-R0009a

專題名稱(中文): 基於頻率調變之物理性儲層運算系統

專題名稱(英文): Frequency Modulation Based Physical Reservoir Computing System

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.466*1.464 mm²

申請編號: T18-115B-R0010

專題名稱(中文): 應用於高空通訊平台之 5.5 GHz 高整合差動壓控振盪器與混頻器前端電路設計

專題名稱(英文): Design of a 5.5-GHz Highly Integrated Differential VCO and Mixer Front-End Circuit for HAPS Applications

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.481*0.776 mm²

申請編號: T18-115B-R0011

專題名稱(中文): 使用低功耗電流源與弛張振盪器之高效率快速暫態響應降壓轉換器

專題名稱(英文): High-Efficiency Fast-Transient Buck Converter Applying Low-Power Current Reference and Relaxation Oscillator

包裝形式: Package:28 S/B:8Pcs + DieSort:10EA

晶片面積: 0.855*1.052 mm²

申請編號: T18-115B-R0013

專題名稱(中文): 高解析紅外線感測器之讀取電路與時脈產生器設計

專題名稱(英文): Design of Readout Circuit and Clock Generator for High-Resolution Infrared Sensors

包裝形式: Package:84 CQFJ:8Pcs + DieSort:10EA

晶片面積: 1.602*1.708 mm²

申請編號: T18-115B-R0014m

專題名稱(中文): 基於 MEMS 的自適應 p 位元: 用於退火增強型大規模概率計算

專題名稱(英文): MEMS enabled Adaptive p-bits for annealing-enhanced large scale probabilistic computing

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 2.000*2.000 mm²

申請編號: T18-115B-R0016

專題名稱(中文): 基於電壓控制震盪器之高動態範圍動態縮放類比數位轉換器設計

專題名稱(英文): Design of a VCO-Based High Dynamic Range Dynamic Zoom ADC

包裝形式: Package:48 S/B:8Pcs + DieSort:10EA

晶片面積: 1.463*0.998 mm²

申請編號: T18-115B-R0018

專題名稱(中文): 數位化輸出紅外線讀出電路關鍵電路開發及晶片整合:A2 單斜率類比數位轉換器

專題名稱(英文): Critical Circuit Designment and Chip Integration of Digital Infrared Readout Circuits: A2 Single-Slope Analog-to-Digital Converter

包裝形式: Package:48 S/B:8Pcs + DieSort:10EA

晶片面積: 1.575*0.978 mm²

申請編號: T18-115B-R0019

專題名稱(中文): 適用於人類衍生心肌細胞微電極陣列訊號擷取之可調式頻寬與增益截波電流平衡放大器

專題名稱(英文): A Tunable-Bandwidth and Gain Chopper Current-Balancing Amplifier for Signal Acquisition of Human iPSC-Derived Cardiomyocyte Microelectrode Arrays

包裝形式: Package:28 S/B:8Pcs + DieSort:10EA

晶片面積: 1.193*0.838 mm²

申請編號: T18-115B-R0020

專題名稱(中文): 連續時間縮放類比數位轉換器之壓控震盪器粗量化器設計

專題名稱(英文): Design of a VCO-Based Coarse Quantizer for Continuous-Time Zoom Analog-to-Digital Converters

包裝形式: Package:48 S/B:8Pcs + DieSort:10EA

晶片面積: 1.544*1.647 mm²

申請編號: T18-115B-R0022m

專題名稱(中文): CMOS-MEMS 耦合諧振器應用於 AI 計算

專題名稱(英文): CMOS-MEMS coupling beam based resonator for AI computing

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.440*1.548 mm²

申請編號: T18-115B-R0023

專題名稱(中文): 應用於深層電刺激系統晶片之電荷模式單一電感雙輸出降壓轉換器

專題名稱(英文): Single Inductor Dual Output Buck Converter with Charge Mode Control for Stimulation System on Chip

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.886*1.686 mm²

申請編號: T18-115B-R0024m

專題名稱(中文): MEMS 輻射熱計陣列和像素設計

專題名稱(英文): MEMS Bolometer array and pixel design

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.958*1.756 mm²

申請編號: T18-115B-E0001

專題名稱(中文): 碩士論文(Master Thesis)

專題名稱(英文): 具有軟性鎖頻及強化漣波電流感測技術之自適應導通時間直流轉職流降壓轉換器(An Adaptive On-Time DC-DC Buck Converter Featuring Soft Frequency-Locking and Enhanced Ripple Current Sensing Techniques)

包裝形式: Package:40 S/B:2Pcs + 追加顆數:4Pcs + DieSort:12EA

晶片面積: 1.200*1.200 mm²

申請編號: T18-115B-E0002

專題名稱(中文): 專題討論(II)(Seminar (II))

專題名稱(英文): 利用 MOS-NDR 元件實現之乘法器電路(Multiplier Circuit Implemented Using MOS-NDR Devices)

包裝形式: Package:32 S/B:2Pcs + DieSort:16EA

晶片面積: 0.933*0.933 mm²

申請編號: T18-115B-E0003a

專題名稱(中文): 專題研究(Research Project)

專題名稱(英文): 應用於 AI 影像辨識近似乘法器(Approximate Multiplier for AI Image Recognition)

包裝形式: Package:自費包裝 68 CQFJ:2Pcs + DieSort:16EA

晶片面積: 0.855*0.855 mm²

申請編號: T18-115B-E0004

專題名稱(中文): 專題製作(三)

專題名稱(英文): 雙電壓控制差動差分電流傳輸器濾波器(Dual Voltage-Controlled Differential Difference Current Conveyor Filter)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 1.000*1.000 mm²

申請編號: T18-115B-E0005

專題名稱(中文): 專題製作(三)

專題名稱(英文): 雙電壓控制第二代完全差動電流傳輸器(Dual Voltage-Controlled Fully Differential Second-Generation Current Conveyor)

包裝形式: Package:28 S/B:2Pcs + DieSort:16EA

晶片面積: 1.002*1.000 mm²

申請編號: T18-115B-E0006

專題名稱(中文): 專題製作(三)

專題名稱(英文): 單電壓控制二階萬用濾波器(Single Voltage-Controlled Second-Order Universal Filter)

包裝形式: Package:24 S/B:2Pcs + DieSort:16EA

晶片面積: 1.000*1.000 mm²

申請編號: T18-115B-E0007

專題名稱(中文): 專題製作(三)

專題名稱(英文): 低功耗二階萬用濾波器(Low-Power Second-Order Universal Filter)

包裝形式: Package:24 S/B:2Pcs + DieSort:16EA

晶片面積: 1.000*1.000 mm²

申請編號: T18-115B-E0008

專題名稱(中文): 專題製作(三)

專題名稱(英文): 高效能版雙電壓控制二階萬用濾波器(High-Performance Dual Voltage-Controlled Second-Order Universal Filter)

包裝形式: Package:24 S/B:2Pcs + DieSort:16EA

晶片面積: 1.000*1.000 mm²

申請編號: T18-115B-E0009

專題名稱(中文): 碩士論文

專題名稱(英文): 基於動態數位式暫態偵測技術的固定導通時間模式直流轉直流降壓轉換器(A Constant On-Time DC-DC Buck Converter Based on Dynamic Digital Transient Detection Technique)

包裝形式: Package:40 S/B:2Pcs + 追加顆數:4Pcs + DieSort:12EA

晶片面積: 1.200*1.200 mm²

申請編號: T18-115B-E0010

專題名稱(中文): 射頻通訊電路設計

專題名稱(英文): 應用於 2.4 GHz 之寬鎖定範圍環形振盪器(A 2.4 GHz Wide Locking Range Ring Oscillator)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 0.725*0.604 mm²

申請編號: T18-115B-E0011

專題名稱(中文): 高頻量測技術

專題名稱(英文): 操作於 6G 行動通訊 13GHz 頻帶的 VCO 設計(VCO Design Operating in the 13 GHz Band for 6G Mobile Communications)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.090*1.055 mm²

申請編號: T18-115B-E0012a

專題名稱(中文): 畢業論文(Thesis)

專題名稱(英文): 稀疏牛頓神經偵測器之晶片設計(Chip Design of Sparse Newton Neural Detector)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 1.198*1.187 mm²

申請編號: T18-115B-E0013

專題名稱(中文): 積體電路設計專題研究(一)

專題名稱(英文): 多電感整合環狀左手傳輸線振盪器(Multi-Inductor Integrated Ring Left-Handed Transmission-Line VCO)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 0.655*0.818 mm²

申請編號: T18-115B-E0014

專題名稱(中文): 高速數位電路訊號完整度

專題名稱(英文): 5.5GHz CMOS 功率放大器使用 Tshape 線性器(5.5GHz CMOS Linear Power Amplifier Using Tshape Linearizer)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.200*0.740 mm²

申請編號: T18-115B-E0015

專題名稱(中文): 微波專論

專題名稱(英文): 操作於 6G 行動通訊 13GHz 頻帶的 Mixer 設計(Mixer Design Operating in the 13 GHz Band for 6G Mobile Communications)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 0.967*0.843 mm²

申請編號: T18-115B-E0016

專題名稱(中文): 碩士論文

專題名稱(英文): 具電流回授漣波強化技術提升暫態響應之自適應導通控制直流對直流降壓轉換器(An Adaptive-On-Time DC - DC Buck Converter With a Current-Feedback Ripple Enhancement Technique for Improved Transient Response)

包裝形式: Package:40 S/B:2Pcs + 追加顆數:4Pcs + DieSort:12EA

晶片面積: 1.200*1.200 mm²

申請編號: T18-115B-E0017

專題名稱(中文): 實務專題(一)

專題名稱(英文): 優化 180° 相位差之雙斜波產生器(Enhanced Ramp Compensation Generator)

包裝形式: Package:18 S/B:2Pcs + DieSort:16EA

晶片面積: 1.052*0.729 mm²

申請編號: T18-115B-E0018a

專題名稱(中文): 高等 FPGA 系統設計

專題名稱(英文): 應用於 Delta-Sigma 調變器之高整合降頻濾波器晶片設計(A High-Integration Decimation Filter for Delta-Sigma Modulators)

包裝形式: Package:24 S/B:2Pcs + DieSort:16EA

晶片面積: 1.150*1.150 mm²

申請編號: T18-115B-E0019a

專題名稱(中文): 畢業論文

專題名稱(英文): 具 TAGE-lite 分支預測器之 RISC-V 亂序超純量處理器前端晶片設計(Chip Design of a RISC-V Out-of-Order Superscalar Processor Front-End with a TAGE-lite Branch Predictor)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 1.090*1.086 mm²

申請編號: T18-115B-E0020

專題名稱(中文): 無線傳輸積體電路

專題名稱(英文): 0.18 μ m CMOS 技術的 6GHz 鎖相迴路設計(Design of 6GHz Phase-Locked Loop in 0.18 μ m CMOS Technology)

包裝形式: Package:N/A + DieSort:18EA
晶片面積: 1.058*0.970 mm²

申請編號: T18-115B-E0021

專題名稱(中文): 特殊應用積體電路設計

專題名稱(英文): 三階差動二進位 10bit 電壓控制環形壓控振盪器_8/9 prescaler(3-Stage Differential 10-bit Binary-Weighted Voltage-Controlled Ring Oscillator with 8/9 prescaler)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 1.018*1.018 mm²

申請編號: T18-115B-E0022

專題名稱(中文): 積體電路佈局技巧(二)

專題名稱(英文): 5GHz 低功耗之推挽式壓控震盪器(5GHz Low Power Push-Pull Voltage-Control-Oscillator)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 0.830*1.151 mm²

申請編號: T18-115B-E0023

專題名稱(中文): 積體電路佈局技巧(二)

專題名稱(英文): 電場耦合雙諧振結構增強鎖定範圍之三頻帶除二注入鎖定分頻器(A Triple-Band Divide-by-2 Injection-Locked Frequency Divider Using Electric-Field-Coupled Dual-Resonance Structure for Locking Range Enhancement)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 0.864*1.093 mm²

申請編號: T18-115B-E0024

專題名稱(中文): 碩士論文

專題名稱(英文): 5GHz 高線性度零直流功耗四路路徑混頻器(A 5GHz High-Linearity Zero-DC Power 4-Path Mixer)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 0.689*0.685 mm²

申請編號: T18-115B-E0025

專題名稱(中文): 碩士論文(Master Thesis)

專題名稱(英文): 具備冗餘位元與前景權重校正技術之十二位元單調式 SAR 類比數位轉換器設計與實作(Design and Implementation of a 12-bit Monotonic SAR ADC with Redundant Bits and Foreground Weight Calibration Technique)

包裝形式: Package:40 S/B:2Pcs + 追加顆數:4Pcs + DieSort:12EA

晶片面積: 1.200*0.937 mm²

申請編號: T18-115B-E0027a

專題名稱(中文): 軟硬體協同設計(Hardware/Software Co-design)

專題名稱(英文): Sobel 卷積影像運算加速設計(Sobel Convolution-Based Image Processing Acceleration Design)
包裝形式: Package:28 S/B:2Pcs + DieSort:16EA
晶片面積: 1.126*1.126 mm²

申請編號: T18-115B-E0028
專題名稱(中文): 微波電路
專題名稱(英文): 採用電容分割技術的 K 頻段 CMOS 壓控震盪器(A K-band CMOS VCO Using Capacitance-Splitting Techniques)
包裝形式: Package:N/A + DieSort:18EA
晶片面積: 0.488*0.832 mm²

申請編號: T18-115B-E0029
專題名稱(中文): 射頻積體電路導論
專題名稱(英文): 應用於 5.75G Hz 具有鏡像抑制混頻器之無線接收機(A 5.75-GHz Wireless Receiver with an Image-Rejection Mixer)
包裝形式: Package:18 S/B:2Pcs + DieSort:16EA
晶片面積: 1.107*1.166 mm²

申請編號: T18-115B-E0030
專題名稱(中文): 類比電路研討(二)
專題名稱(英文): 應用於 5.75G Hz 無線傳能之接收機(A 5.75GHz Receiver applied on Wireless Power Transfer System)
包裝形式: Package:N/A + DieSort:18EA
晶片面積: 1.102*1.131 mm²

申請編號: T18-115B-E0031
專題名稱(中文): 半導體製程技術與設備
專題名稱(英文): 具有基線補償之氣體感測放大器(Gas sensing amplifier with baseline compensation)
包裝形式: Package:40 S/B:2Pcs + DieSort:16EA
晶片面積: 1.188*1.188 mm²

申請編號: T18-115B-E0032a
專題名稱(中文): VLSI 設計實務
專題名稱(英文): 基於管線化之最大池化層硬體加速器設計(Design of a Pipelined Hardware Accelerator for Max-Pooling Layer)
包裝形式: Package:40 S/B:2Pcs + DieSort:16EA
晶片面積: 0.770*0.770 mm²

申請編號: T18-115B-E0033a

專題名稱(中文): 影像處理晶片設計專論

專題名稱(英文): 基於多級管線化比較器架構之運算單元設計(Design of a Computing Unit Based on Multi-stage Pipelined Comparator Architecture)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 0.770*0.770 mm²

申請編號: T18-115B-E0034a

專題名稱(中文): 論文

專題名稱(英文): 應用於高效點雲壓縮的自適應八角原點莫頓最佳化 (AOMO)(Adaptive Oct-
Origin Morton Optimization (AOMO) for Efficient Point Cloud Compression)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 1.093*1.090 mm²

申請編號: T18-115B-E0035

專題名稱(中文): 碩士論文

專題名稱(英文): 3.3V 降 1.8V 之雙模式降壓轉換器(3.3V to 1.8V dual mode buck converter)

包裝形式: Package:28 S/B:2Pcs + DieSort:16EA

晶片面積: 1.143*0.823 mm²

申請編號: T18-115B-E0037a

專題名稱(中文): 系統雛形設計(System Prototyping design)

專題名稱(英文): 近似差分 SPI 8x8 面板驅動接收器(8x8 Matrix Display Receiver with
Quasi-Differential SPI Interface)

包裝形式: Package:自費包裝 48 S/B:2Pcs + DieSort:16EA

晶片面積: 1.189*1.190 mm²

申請編號: T18-115B-E0038a

專題名稱(中文): 專題研究

專題名稱(英文): 應用於影像處理之低功耗低面積 Booth Radix-4 近似乘法器 (Low-Power
and Low-Area Approximate Booth Radix-4 Multiplier for Image Processing Applications)

包裝形式: Package:自費包裝 68 CQFJ:2Pcs + DieSort:16EA

晶片面積: 0.869*0.867 mm²

申請編號: T18-115B-E0039a

專題名稱(中文): 系統雛形設計(System Prototyping design)

專題名稱(英文): 基於 SPI 及 Gamma 校正的 8x8 面板驅動接收器 (SPI-based 8x8 Display
Driver with Gamma Correction)

包裝形式: Package:自費包裝 48 S/B:2Pcs + DieSort:16EA

晶片面積: 1.189*1.190 mm²

申請編號: T18-115B-E0040

專題名稱(中文): 射頻電路導論

專題名稱(英文): 應用於 5.5 GHz C 頻段 5G 系統的高退避效率多赫提功率放大器(A Doherty Power Amplifier with Enhanced Back-Off Efficiency for 5.5-GHz C-Band 5G Systems)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.160*1.200 mm²

申請編號: T18-115B-E0041

專題名稱(中文): 數位積體電路設計(Digital Integrated Circuit Design)

專題名稱(英文): 具有四相位注入鎖定 2.5G 之鎖相迴路設計(Design of a 2.5 GHz Four-Phase Injection-Locked Phase-Locked Loop)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.195*0.685 mm²

申請編號: T18-115B-E0043a

專題名稱(中文): 可重組式系統晶片設計

專題名稱(英文): 基於 CORDIC 之向量模式運算模組設計與實作(Design and Implementation of a Vectoring Mode Computing Module Based on CORDIC)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 0.670*0.670 mm²

申請編號: T18-115B-E0044a

專題名稱(中文): 積體電路分析與設計

專題名稱(英文): 基於 180-nm CMOS 製程之八位元 Dadda 乘法器設計模擬(Design and Simulation of an 8-bit Dadda Multiplier Based on 180-nm CMOS Process)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 0.747*0.747 mm²

申請編號: T18-115B-E0046a

專題名稱(中文): 積體電路分析與設計

專題名稱(英文): 用於容錯應用且具備誤差補償的高硬體效率的分段乘法器(A Hardware-Efficient Segment Multiplier with Error Compensation for Error-Tolerant Applications)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 0.747*0.747 mm²

申請編號: T18-115B-E0047

專題名稱(中文): 論文(Thesis)

專題名稱(英文): 一個高速管線式類比數位轉換器(A High Speed Pipelined Analog to Digital Converter)

包裝形式: Package:32 S/B:2Pcs + DieSort:16EA

晶片面積: 1.200*1.200 mm²

申請編號: T18-115B-E0048

專題名稱(中文): 論文

專題名稱(英文): 應用於 5.2GHz 之 1.2V 低功耗電荷泵鎖相迴路設計——採用 180nm CMOS 製程(A 1.2V Low-Power 5.2 GHz CMOS Charge-Pump PLL Design in 0.18 μ m Process Technology)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.197*1.200 mm²

申請編號: T18-115B-E0049

專題名稱(中文): 數位電路應用設計實訓

專題名稱(英文): 基於數位迴授與鋸齒波補償之低紋波 1.8-3.3V 電荷泵設計(Low-ripple 1.8V to -3.3V charge pump design based on digital feedback and sawtooth wave compensation)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 0.968*0.968 mm²

申請編號: T18-115B-E0050

專題名稱(中文): 碩士論文

專題名稱(英文): X-Band 9-bit 輔助開關切換電流高解析度向量合成式相移器(An X-Band 9-Bit High-Resolution Current-Steering Vector-Sum Phase Shifter with Auxiliary Switching Control)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 0.995*0.969 mm²

申請編號: T18-115B-E0052

專題名稱(中文): 專題研究

專題名稱(英文): 寬頻射頻放大器(Wideband Radio Frequency Amplifier)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.200*1.056 mm²

申請編號: T18-115B-E0054

專題名稱(中文): 論文

專題名稱(英文): 一個遠端的心電訊號監控器類比數位轉換器(A Remote ECG Signal Monitor ADC)

包裝形式: Package:28 S/B:2Pcs + DieSort:16EA

晶片面積: 1.197*1.198 mm²

申請編號: T18-115B-E0055

專題名稱(中文): 專題研究

專題名稱(英文): 寬頻射頻前端模組(Wideband Radio-Frequency Front End Module)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.199*1.193 mm²

申請編號: T18-115B-E0056a

專題名稱(中文): 專題討論(二)

專題名稱(英文): 高速卷積資料重排加速器(High-Speed Im2col Data Rearrangement Accelerator)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 0.747*0.710 mm²

申請編號: T18-115B-E0057a

專題名稱(中文): 畢業論文(Thesis)

專題名稱(英文): 基於CORDIC演算法之Vectoring Mode晶片設計與實現(Design and Implementation of a Vectoring Mode Chip Based on CORDIC Algorithm)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 0.999*1.000 mm²

申請編號: T18-115B-E0058

專題名稱(中文): 類比積體電路設計

專題名稱(英文): 具斬波穩定化技術之二階雜訊塑形逐次逼近式縮放型類比數位轉換器(Second-Order Noise-Shaping SAR Zoom ADC with Chopper Stabilization)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.200*1.200 mm²

申請編號: T18-115B-E0059a

專題名稱(中文): 畢業論文

專題名稱(英文): 一個應用於QR分解脈動陣列之低面積低延遲CORDIC電路(A Low-Area and Low-Latency CORDIC Circuit for QR Decomposition Systolic Arrays)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 0.999*1.000 mm²

申請編號: T18-115B-E0060

專題名稱(中文): 系統晶片設計

專題名稱(英文): 俱漏電抑制之數位電路設計與實現(Design and Implementation of Digital Circuits with Leakage Current Reduction)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 1.018*1.018 mm²

申請編號: T18-115B-E0062

專題名稱(中文): 積體電路設計與實習

專題名稱(英文): 基於0.18μm CMOS製程採用RC振盪器架構之40MHz鎖相迴路設計(Design of a 40MHz Phase-Locked Loop Using RC Oscillator in 0.18μm CMOS Process)

包裝形式: Package:18 S/B:2Pcs + DieSort:16EA

晶片面積: 0.743*0.743 mm²

申請編號: T18-115B-E0063

專題名稱(中文): 類比積體電路設計(Analog IC Design)

專題名稱(英文): 頻率至數位轉換之低轉換能量電阻型溫度感測器(Resistor-Based Low Energy per Conversion Temperature Sensor with Frequency to Digital Conversion)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 1.148*0.898 mm²

申請編號: T18-115B-E0064

專題名稱(中文): 低功耗射頻暨毫米波暨積體電路特論(Low-Power Specialist RFIC and mmWave IC)

專題名稱(英文): 適用於 5G FR1/Wi-Fi 6E 應用之具輸出匹配低相位雜訊壓控振盪器(A Low-Phase-Noise VCO with Output Matching for 5G FR1 and Wi-Fi 6E Applications)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.200*1.200 mm²

申請編號: T18-115B-E0065

專題名稱(中文): 積體電路設計與實習(VLSI Design and Practice)

專題名稱(英文): 基於 0.18 μ m 製程採用 RING 振盪器之 40MHz 低頻鎖相迴路設計(Design of a 40MHz low frequency Phase-Locked Loop Using RING Oscillator in 0.18 μ m Process)

包裝形式: Package:18 S/B:2Pcs + DieSort:16EA

晶片面積: 0.707*0.713 mm²

申請編號: T18-115B-E0066

專題名稱(中文): 特殊應用積體電路設計(ASIC design)

專題名稱(英文): 膈神經電位訊號產生器之實作(Implementation for Diaphragmatic Nerve Signal Generator)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 1.200*1.200 mm²

申請編號: T18-115B-E0067

專題名稱(中文): 類比積體電路設計

專題名稱(英文): 「抗製程變異之低電流 OLED 微型顯示器 6T1C 像素設計」(Process-Variation-Tolerant 6T1C Pixel Design for Low-Current OLED Micro-Displays)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.148*1.148 mm²

申請編號: T18-115B-E0068

專題名稱(中文): 論文

專題名稱(英文): 使用分佈式 URC 衰減器的研究(Study of the Use for Distributed URC Attenuators)

包裝形式: Package:18 S/B:2Pcs + DieSort:16EA

晶片面積: 0.739*0.758 mm²

申請編號: T18-115B-E0069

專題名稱(中文): 碩士論文

專題名稱(英文): 基於米勒補償之二階運算放大器(Two stage OPA with Miller compensation)

包裝形式: Package:18 S/B:2Pcs + DieSort:16EA

晶片面積: 0.538*0.538 mm²

申請編號: T18-115B-E0070

專題名稱(中文): 科技新創事業與行銷策略

專題名稱(英文): 應用於整合感知與通訊(ISAC)系統之 L1 頻段共源極低雜訊放大器設計
(Design of an L1-Band Common-Source Low Noise Amplifier for Integrated Sensing and Communication (ISAC) Systems)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.000*1.000 mm²

申請編號: T18-115B-E0072

專題名稱(中文): 射頻積體電路特論

專題名稱(英文): 自適應等化器與回復時脈電路(adaptive CTLE and CDR circuit)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 0.840*0.616 mm²

申請編號: T18-115B-E0073a

專題名稱(中文): VLSI 系統設計

專題名稱(英文): 全數位延遲鎖定迴路(All-Digital Delay Lock Loop)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 0.929*0.930 mm²

申請編號: T18-115B-E0074a

專題名稱(中文): 論文

專題名稱(英文): 全數位延遲鎖定迴路(All-Digital Delay Lock Loop)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 1.090*1.089 mm²

申請編號: T18-115B-E0075

專題名稱(中文): 人工智慧於射頻模組優化

專題名稱(英文): T18_SPDT(T18_SPDT)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.100*0.650 mm²

申請編號: T18-115B-E0076

專題名稱(中文): 計算機概論

專題名稱(英文): T18_Mixer(T18_Mixer)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.200*1.200 mm²

申請編號: T18-115B-E0077

專題名稱(中文): 碩士論文

專題名稱(英文): 切換式電荷泵高頻鎖相迴路(Switched-Charge-Pump High-Frequency Phase-Locked Loop)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.160*1.051 mm²

申請編號: T18-115B-E0078a

專題名稱(中文): 論文

專題名稱(英文): 全數位延遲鎖定迴路(All-Digital Delay Lock Loop)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 1.030*1.030 mm²

申請編號: T18-115B-E0079a

專題名稱(中文): 實務專題 (二)

專題名稱(英文): 光線折射(Optical Refraction)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 1.196*1.186 mm²

申請編號: T18-115B-E0080a

專題名稱(中文): VLSI 系統設計

專題名稱(英文): 頻率鎖定迴路(Frequency-Locked Loop)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 0.865*0.863 mm²

申請編號: T18-115B-E0082

專題名稱(中文): 數位積體電路設計(Digital Integrated Circuits Design)

專題名稱(英文): 操作在 6GHz 的高增益低雜訊放大器(High-Gain Low-Noise Amplifier Operating at 6 GHz)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.192*0.843 mm²

申請編號: T18-115B-E0083

專題名稱(中文): 射頻體電路與模擬

專題名稱(英文): 應用於 12~18GHz 之低雜訊放大器及混頻器電路整合設計(Integrated low-noise amplifier and mixer circuit design for 12-18GHz applications)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.202*1.200 mm²

申請編號: T18-115B-E0085

專題名稱(中文): 專題討論(一)

專題名稱(英文): 應用於低軌衛星 12-18 GHz 低功率接收器(Design of a 12 - 18 GHz Low-Power Receiver for Low Earth Orbit (LEO) Satellite Applications)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.204*1.200 mm²

申請編號: T18-115B-E0086

專題名稱(中文): 專題討論

專題名稱(英文): 具電容陣列之頻率可調式 Class-C 壓控振盪器(Frequency Tunable Class-C VCO With Cap Array)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.008*0.981 mm²

申請編號: T18-115B-E0087

專題名稱(中文): 論文

專題名稱(英文): 具自偏壓動態啟動電路之 0.18 μ m 低相位雜訊 C 類壓控振盪器(A 0.18 μ m Low Phase Noise Class-C VCO with Dynamic Self-Biasing Startup Circuit)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.118*1.148 mm²

申請編號: T18-115B-E0088

專題名稱(中文): 專題討論(II)

專題名稱(英文): S 型 NDR 振盪器架構(S-type NDR Oscillator Architecture)

包裝形式: Package:18 S/B:2Pcs + DieSort:16EA

晶片面積: 0.973*0.888 mm²

申請編號: T18-115B-E0089

專題名稱(中文): 類比積體電路設計

專題名稱(英文): 基於開迴路時域比較器之 14 位元時域漸進逼近暫存器類比數位轉換器設計(14 bit Time-Domain SAR ADC Design Using Open-Loop Time Domain Comparator)

包裝形式: Package:40 S/B:2Pcs + DieSort:16EA

晶片面積: 1.188*1.148 mm²

申請編號: T18-115B-E0090

專題名稱(中文): 微波電路分析及設計

專題名稱(英文): 14GHz_震盪器設計(14GHz_LC_tank_VCO)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 0.460*0.734 mm²

申請編號: T18-115B-E0091

專題名稱(中文): 固態電子元件導論

專題名稱(英文): 基於標準 CMOS 製成之新型 MOS-NDR 折疊式類比數位轉換器設計(Novel MOS-NDR Folded Analog-to-Digital Converter Design Based on Standard CMOS)
包裝形式: Package:40 S/B:2Pcs + DieSort:16EA
晶片面積: 1.199*1.205 mm²
