

T50GaN-115B審查結果報告

公告時間： 115 年 09 月 29 日

注意事項：

1. 在申請者回覆審查委員建議期間內，不再另行通知或催繳等動作；若未能即時上傳資料者，將取消下線資格，請務必確實掌握回覆時間
2. 設計者之修改資料或補交資料，於**115.10.02(五) 中午12:00前**上傳至審查意見回覆系統（操作步驟：TSRI網頁→晶片製作→下線申請→下線申請總表→審查意見回覆上傳），若有相關問題可聯絡下列人員：
 - 方先生(Email:clfang@narlabs.org.tw; TEL：03-5773693 ext.8108)。

說明事項：

1. 此報告包括 **書面審** 之審查結果報告。
2. 申請編號中，序號英文字母代表：A:10%部分負擔，E:教育性晶片，I:優良晶片，N:新進教師晶片。序號之尾端字母代表：a:使用Cell-based Design Kit，m:使用Multi-option-MEMS(TSRI MEMS後製程)，M:整合晶片。
3. 下線之優先順序按口頭報告/書面審查評分標準：A-極推薦，B-推薦，C-勉予推薦，遇相同評比時，則以指導教授之加總積點較高者優先下線。無論評定為何種等級(A, B, C, D)，務必均須照所有委員之評審意見(含修改/建議)作回覆(修改或說明)。
4. 凡是委員有要求修改Layout的申請者必須重新跑過Calibre DRC(**P15:Assura DRC**)；如繳交Layout後有DRC錯誤者即不予下線，若資料無法上傳，請務必來電與承辦人員聯繫及確認。
5. 請設計者確實核對所列包裝方式是否正確，以免日後造成無法封裝；若委員建議修改亦需變動打線圖時，**請務必重新上傳更新之打線圖**。(重要：若因變動打線圖而需更改申請包裝形式者，敬請務必與承辦人員進行確認，以避免日後晶片費用計算有問題因而影響您的權益。)
6. 請佈局需修改的申請案按照委員建議進行修改，否則將以回覆委員建議未完全而不予下線，**請注意!依規定，不可比原佈局增加長寬邊的長度，違者則不予採用已修改之佈局檔案**。
7. 安排晶片下線即依排序標準安排製作（同等級時依加總積點高者優先排序；等級評定為C之晶片，TSRI具彈性下線調整權），至該梯次面積用完為止，TSRI在送交製作前將公佈下線資料，未能安排製作之晶片，無論評定等級為何，不予保留至下梯次製作。
8. 此梯次的「審查結果報告」亦公佈於網路 (<https://www.tsri.org.tw>)之「資訊公開→最新公告」，下線晶片資料隨後公佈，歡迎查閱。

一、審查結果

申請編號 T50GaN-115B-A0001

專題名稱 具備動態Vth 補償與dV/dt 雜訊免疫之氮化鎵開極驅動器

晶片形式 Package:32 S/B:8Pcs + DieSort:10EA

評比: **B**

是否開放修改Layout: **N**

建議/修改

1. 架構與子電路及操作模式，都有清楚解釋，下線報告書可讀性高。
2. 晶片測試有考慮散熱因素，非常具體。
3. 負載電流極大，未見晶片內與封裝打線寄生阻值的評估與分析。
4. Power MOS由小元件並聯，電流分布是否平均，gate/drain/source寄生阻值的影響，應仔細評估。
5. FSW頻率更高，優劣勢分析如何？
6. 本研究之創意與技術貢獻，以及獨特性，可以再加強論述。
7. 切換頻率最高達30MHz，具有前瞻性。
8. 模擬波形具有glitch，會影響整體效率。
9. 量測考量詳盡。
10. 效能比較表缺少功耗、輸出效率。

申請編號 T50GaN-115B-A0003

專題名稱 600伏特氮化鎵高速位準轉換器與開極驅動器

晶片形式 Package:N/A + DieSort:18EA

評比: **D**

是否開放修改Layout: **N**

建議/修改

1. 本電路僅是將現有單晶 GaN Half-Bridge Power IC 的Level Shifter應用與延伸至 600伏特GaN 開極驅動器，基本沒有創新性。
2. gate driver電路也是習知的cascaded inverter chain。
3. 模擬沒考慮溫度變異之狀況。
4. 為何不考慮電流量測？
5. 沒有功率消耗之分析，好像僅是將inverter 等logic gate 以GaN實現而已。
6. 600V為200V的三倍，很多電器特性與保護措施應該截然不同。此案作者直接參考200V的電路，並未特別討論600V時可能會面臨的額外挑戰。讓人捏把冷汗。
7. 並未說明corner模擬為pre-sim還是post-sim，請補充。

申請編號 T50GaN-115B-A0005

專題名稱 建立於降壓轉換器或功率電晶體應用之半橋電路前極開極驅動器、電平轉換器及施密特觸發器之整流設計

晶片形式 Package:N/A + DieSort:18EA

評比: C

是否開放修改Layout: N

建議/修改

1. Page 10的佈局圖過於鬆散，除非有特殊考量，否則建議重新製作與設計。
- 2.建議補上電流模擬數據，以及功耗。
- 3.缺少page 2電路之理論分析。
- 3.此案架構圖中，MH與ML電晶體均為NMOS(稱作NN type)，但gate-driver的high-side部分卻設計其輸出控制電壓介於230V~235V之間。明顯是設計給PN type的power MOS驅動用，相互矛盾。

申請編號 T50GaN-115B-A0006

專題名稱 具耐溫飄非重疊控制之單晶片氮化鎵封包追蹤電源調變器

晶片形式 Package:N/A + DieSort:18EA

評比: B

是否開放修改Layout: N

建議/修改

- 1.電路設計，有細部的操作說明，值得讚許。
2. ESL的變異所造成的影響，是否評估？
- 3.製程變異的模擬，是否包含power MOS以及電阻電容？
- 4.比較表格的參考著作，在不同規格項目各自凸顯技術貢獻，本研究的差異性與獨特性，應該加強論述。
- 5.標示Peak efficiency的意義何在？為何不是評比最差條件的worst efficiency？
- 6.頻率可達100 MHz，具有前瞻性。
- 7.模擬波形具有嚴重glitch，會影響整體效率。

申請編號 T50GaN-115B-A0007

專題名稱 具溫度穩健非重疊控制與自舉更新機制之單晶氮化鎵四開關升降壓供應調變器設計

晶片形式 Package:N/A + DieSort:18EA

評比: B

是否開放修改Layout: N

建議/修改

- 1.規格表是否應該包含ripple voltage，load current，以及tracking time？
2. Modulation frequency跟load current，ripple voltage，以及power efficiency相關，選擇2MHz的依據何在？
- 3.比較表格的參考著作，使用製程與規格差異性極大，如何評估彼此的優劣？
- 4.本研究的新穎性與學術貢獻，應該加強說明。
- 5.量測考量的特殊因素，以及測試環境，應具體說明。
- 6.缺少不同PVT角落之效率值，此外，效率僅由68.6%，應加以分析討論。
- 7.在125oC時追蹤效果不佳，最高適用溫度為何？

申請編號 T50GaN-115B-A0008

專題名稱 整合二維電子氣電阻與12V p 型氮化鎵電晶體設計應用於氮化鎵智慧功率積體電路之整合式過溫保護電路

晶片形式 Package:N/A + DieSort:18EA

評比: D

是否開放修改Layout: N

建議/修改

- 1.整個設計需要三個不同電壓之電壓源，不切實際。
- 2.缺少溫度感測器之線性不分好或是模擬。
- 3.溫度感測靈敏度如何分析？如何驗證？
- 4.佈局圖過於鬆散，除非有特殊考量，否則建議重新製作與設計。
- 5.此案參考一篇IEEE研討會論文之設計，並未於申請文件中看出此案作者的自我創新點。僅能視為在不同製程上的一次驗證。
- 6.模擬結果缺乏corner資料。
- 7.模擬粗略，僅貼圖，應做說明比較分析。

申請編號 T50GaN-115B-A0009

專題名稱 650 V GaN HEMT 閘極寬度與閘極指數目對離子輻射可靠度之影響

晶片形式 Package:N/A + DieSort:18EA

評比: C

是否開放修改Layout: N

建議/修改

- 1.建議補充所設計之四種 GaN HEMT 的閘極寬度與閘極指數等結構參數，並進一步說明其對離子輻射可靠度之影響。建議提供相關模擬、分析或評估結果，以比較不同閘極尺寸與指數配置對元件輻射耐受度及可靠度之影響，進而驗證所採用元件結構設計之合理性。
- 2.本研究探討離子輻射對元件的可靠度分析，議題新穎有趣。
- 3.實驗模型的變動參數是閘極寬度與閘極指數目，寄生阻值與電容值的微小變化差異，如何精準並有效評估？
- 4.變異因素甚多，如何歸納實驗結果所產生的差異是擬探討的特定因素所構成？
- 5.測試時，晶片外部的因素，寄生效應的影響，如何評估？
- 6.缺少預計規格列表及效能比較表，可列出相關文獻之重要規格數據、本設計之無輻射之標準規格以及預計經歷輻射的規格等。

申請編號 T50GaN-115B-A0011

專題名稱 具電壓平均回授之氮化鎵震盪器設計

晶片形式 Package:N/A + DieSort:18EA

評比: B

是否開放修改Layout: N

建議/修改

- 1.進行thermal shock量測時，為何不需要製作PCB?
- 2.缺少測試規劃，僅是列出儀器而已。
- 3.震盪器設計而言，一般都需要校準電路。
- 4.震盪器設計模擬應加入Monter-Carlo 模擬。
- 5.此案作者勇於投入GaN製程的震盪器設計，值得鼓勵，期待有好的結果。

申請編號 T50GaN-115B-A0012

專題名稱 具同步自舉電路之600伏特半橋氮化鎵開極驅動器

晶片形式 Package:N/A + DieSort:18EA

評比: C

是否開放修改Layout: N

建議/修改

- 1.模擬結果尚不夠完整。600 V GaN gate driver 主要 應用於驅動 600 V 等級之 GaN HEMT，並廣泛應 用於 LLC、half-bridge、PFC、DC-DC converter 及 高頻馬達驅動等系統。建議補充較完整的性能規格 與模擬結果，包括耐壓能力、驅動電流、propagation delay、rise/fall time、gate 驅動電壓、CMTI/dv/dt immunity、dead time、功耗及相關保護 功能等，以更完整地驗證性能及其應用可行性。
- 2.建議比較表納入較多近期相關文獻，並增加上述 重要性能參數之比較。
- 3.下線報告書過於精簡，未具體顯示本研究的完整設計與子電路及操作說明。
- 4.只有大訊號，看似局部設計，未經完整驗證。
- 5.如果沒有明顯的經驗累積與技術成長，建議修改設計布局與後，之後再申請下線。
- 6.模擬結果應加以說明。
- 7.缺少電路細節原理描述。
- 8.缺少完整PVT角落模擬。
- 9.缺少功率消耗、Power efficiency、SR等數據及規格比較。

申請編號 T50GaN-115B-A0013

專題名稱 具過電流保護之寬溫度多輸出氮化鎵低壓差線性穩壓器設計

晶片形式 Package:N/A + DieSort:18EA

評比: B

是否開放修改Layout: N

建議/修改

- 1.因為是改良前一版之電路，應將差異處列出比照表，同時說明本設計之下線之必要性。
 2. OCP功能之可靠度測試驗證需要說明量測方式與次數。
 - 3.本案並未在申請文件中註明上次下線後的量測結果，請補充。
 - 4.請補充FS與SF corner資料。
-