

T50GaN-115B 下線晶片資料

請注意：

- 1.此資料包含:下線晶片。
- 2.下線晶片資料按 前瞻部分負擔、優良晶片、前瞻速審部分負擔、教育性晶片排列。
- 3.申請編號中，序號英文字母代表：A:前瞻部分負擔，E:教育性晶片，N:新進教師晶片，
I:優良晶片，P:合作計劃晶片，R:前瞻速審部分負擔晶片。序號之尾端字母代表：a:使用 Cell-based Design Kit，m:使用 Multi-option-MEMS(TSRI MEMS 後製程)，M:整合晶片。
- 4.可否下線準則依序：有無回覆委員建議(未回覆完整視同未回覆,不予下線)、審查評等結果
(優先順序為 A>B>C，D:視面積使用情況下線，F:不予下線)、教授加總積點、可擺放的剩餘面積等。
- 5.若委員建議修改佈局，依規定不可比原佈局增加長寬邊的長度，違者則不予採用已修改之佈局檔案。

下線晶片資料(申請編號/專題名稱(課程名稱)/包裝形式/晶片面積)：

申請編號: T50GaN-115B-A0001

專題名稱(中文): 具備動態 Vth 補償與 dV/dt 雜訊免疫之氮化鎵閘極驅動器

專題名稱(英文): A Monolithic GaN Gate Driver with Dynamic Vth Compensation and dV/dt Immunity

包裝形式: Package:32 S/B:8Pcs + DieSort:10EA

晶片面積: 3.613*2.726 mm²

申請編號: T50GaN-115B-A0003

專題名稱(中文): 600 伏特氮化鎵高速位準轉換器與閘極驅動器

專題名稱(英文): 600V Monolithic GaN High-Speed Level Shifter and Gate Driver

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 2.563*1.315 mm²

申請編號: T50GaN-115B-A0005

專題名稱(中文): 建立於降壓轉換器或功率電晶體應用之半橋電路前極閘極驅動器、電平轉換器及施密特觸發器之整流設計

專題名稱(英文): Integrated Design of Front-End Gate Drivers, Level Shifters, and Schmitt Triggers for Half-Bridge Circuits in Buck Converter and Power Transistor Applications

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 3.132*2.701 mm²

申請編號: T50GaN-115B-A0006

專題名稱(中文): 具耐溫飄非重疊控制之單晶片氮化鎵封包追蹤電源調變器

專題名稱(英文): A Monolithic GaN Envelope-Tracking Supply Modulator with Temperature-Robust Non-Overlap Control

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.482*1.482 mm²

申請編號: T50GaN-115B-A0007

專題名稱(中文): 具溫度穩健非重疊控制與自舉更新機制之單晶氮化鎵四開關升降壓供應調變器設計

專題名稱(英文): A Monolithic GaN Four-Switch Buck-Boost Supply Modulator with Temperature-Robust Non-Overlap Control and Bootstrap Refresh

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.482*1.653 mm²

申請編號: T50GaN-115B-A0008

專題名稱(中文): 整合二維電子氣電阻與 12V p 型氮化鎵電晶體設計應用於氮化鎵智慧功率積體電路之整合式過溫保護電路

專題名稱(英文): An Integrated Over-Temperature Protection Circuit Based on 2DEG Resistor and 12V p-GaN Transistor for GaN Smart Power ICs

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 2.051*1.736 mm²

申請編號: T50GaN-115B-A0009

專題名稱(中文): 650 V GaN HEMT 閘極寬度與閘極指數目對離子輻射可靠度之影響

專題名稱(英文): Gate-Width and Gate-Finger-Number Dependence of Radiation Hardness in 650-V GaN HEMTs

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 6.000*2.808 mm²

申請編號: T50GaN-115B-A0011

專題名稱(中文): 具電壓平均回授之氮化鎵震盪器設計

專題名稱(英文): Design of a GaN Relaxation Oscillator with Voltage Averaging Feedback

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.664*1.347 mm²

申請編號: T50GaN-115B-A0012

專題名稱(中文): 具同步自舉電路之 600 伏特半橋氮化鎵閘極驅動器

專題名稱(英文): 600V Half-Bridge GaN Gate Driver with a Synchronous Bootstrap Circuit

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.872*1.769 mm²

申請編號: T50GaN-115B-A0013

專題名稱(中文): 具過電流保護之寬溫度多輸出氮化鎵低壓差線性穩壓器設計

專題名稱(英文): Design of Wide-Temperature Multi-Output GaN LDOs with Overcurrent Protection

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.856*1.634 mm²

申請編號: T50GaN-115B-I0001

專題名稱(中文): SiCr 電阻之 ESD 耐受能力調查以應用於雙向 ESD 防護電路

專題名稱(英文): Investigation of ESD Robustness of SiCr Resistors for Bidirectional ESD Protection Circuits

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 5.698*5.873 mm²

申請編號: T50GaN-115B-R0001

專題名稱(中文): 600 伏特氮化鎵高速位準轉換器與閘極驅動器

專題名稱(英文): 600V Monolithic GaN High-Speed Level Shifter and Gate Driver

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 2.563*1.315 mm²

申請編號: T50GaN-115B-R0002

專題名稱(中文): 應用於 3.3kV SiC MOSFET 之非對稱可程式化延遲線動態驅動器

專題名稱(英文): An Asymmetric Programmable Delay Line Active Gate Driver for 3.3-kV SiC MOSFETs

包裝形式: Package:48 S/B:8Pcs + DieSort:10EA

晶片面積: 6.157*4.901 mm²

申請編號: T50GaN-115B-R0003

專題名稱(中文): 具電容隔離閘極驅動的單晶片氮化鎵功率半導體開發

專題名稱(英文): Development of a Monolithic GaN Power IC with Integrated Capacitively Isolated Gate Drive

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 3.236*3.103 mm²

申請編號: T50GaN-115B-E0001

專題名稱(中文): 電子學一

專題名稱(英文): 100V 氮化鎵單晶片高側電流感測電路(A 100V GaN-Based Monolithic High-Side Current Sensing Circuit)

包裝形式: Package:N/A + DieSort:18EA

晶片面積: 1.186*1.145 mm²
