

# (TSRI) TN40G-113C 前瞻性晶片申請者資料

- 1.此份申請者資料包括：受理名單。
2. **113年08月26日(一)**於網路 <https://www.tsri.org.tw> 公佈本梯次審查結果，並於後續公佈下線晶片資料。
3. **08月24日(六)**之審查會議時間表將於 **08月22日(四)**公佈；若無法出席，請在 **08月23日(三)中午**之前電話通知 03-5773693\*7205 簡小姐。
- 4.申請編號中，序號英文字母代表：**A**:10%部分負擔，**E**:教育性晶片，**N**:新進教師晶片，**I**:優良晶片。序號之尾端字母代表：**a**:使用Cell-based Design Kit。
- 5.申請者資料若有錯誤，請來電指正，**Tel:03-5773693\*7205 簡小姐**。

=====

## 一、受理名單：

申請編號 / 專題名稱(中英文) / 晶片形式 / 審查方式

申請編號：**TN40G-113C-A0001**

專題名稱(中文)：運用 40 nm CMOS 製程之近最大振盪頻率毫米波注入鎖定倍頻器

專題名稱(英文)：mm-Wave Near-fmax Injection-Locked Frequency Multiplier (ILFM) in 40 nm CMOS Process

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：參加審查會

申請編號：**TN40G-113C-A0002**

專題名稱(中文)：應用於 IEEE 802.3bz 乙太網路傳收機之接收端具抗振幅衰減及寬頻類比濾波器設計

專題名稱(英文)：Design of Receiving End Analog Filter with Anti-Amplitude Attenuation and Wide-Bandwidth for IEEE 802.3bz Ethernet Transceiver

晶片形式: Package : 18 S/B:8Pcs+ DieSort: : 10EA

審查方式：參加審查會

申請編號：**TN40G-113C-A0003**

專題名稱(中文)：基於環形放大器與相關性電壓位準移位技術之管線式類比數位轉換器設計與實現

專題名稱(英文)：Design and Implementation of Pipelined ADCs Using Ring-Amplifier and Correlated-Level-Shifting Techniques

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：參加審查會

申請編號：**TN40G-113C-A0004**

專題名稱(中文)：應用於下世代通訊系統之高線性度 D-Band 降頻混頻器

專題名稱(英文)：High-Linearity D-Band Down-Conversion Mixer for Next-Generation Communication Systems

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：參加審查會

申請編號：**TN40G-113C-A0005**

專題名稱(中文)：應用於量子電腦之極低相位雜訊低功耗次取樣鎖相迴路

專題名稱(英文)：Ultra-Low-Phase-Noise and Low-Power Sub-Sampling Phase-Locked Loops for Quantum Computing Application

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：參加審查會

申請編號：**TN40G-113C-A0006**

專題名稱(中文)：D-band 差動低雜訊放大器應用變壓器匹配及電容中和提升增益之設計

專題名稱(英文)：D-band Differential Low Noise Amplifier using Transformer Matching and Capacitive Neutralization for Gain Boost

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：參加審查會

申請編號：**TN40G-113C-A0007**

專題名稱(中文)：應用於次太赫茲鎖相回路之 300GHz 雙推式壓控震盪器

專題名稱(英文)：A 300GHz push-push Voltage-controlled Oscillator in a Sub-Terahertz  
Phase-Locked Loop

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：參加審查會

申請編號：**TN40G-113C-A0008**

專題名稱(中文)：應用於次太赫茲鎖相回路之 75GHz 除頻鏈

專題名稱(英文)：A 75GHz Divider Chain in a Sub-Terahertz Phase-Locked Loop

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：參加審查會

申請編號：**TN40G-113C-A0009**

專題名稱(中文)：140GHz 應用於 D 頻段的級間傳輸線耦合架構之低雜訊放大器

專題名稱(英文)：140GHz D-band interstage transmission line-coupled low-noise amplifier in  
40-nm CMOS

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：參加審查會

申請編號：**TN40G-113C-A0010a**

專題名稱(中文)：傳遞 100Gbps PAM4 訊號之反向器基底高速轉阻放大電路

專題名稱(英文)：A High-speed inverter-based TIA for transmitting 100Gbps PAM4 signals

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：參加審查會

申請編號：**TN40G-113C-A0012**

專題名稱(中文)：應用於次太赫茲系統具 I/Q 調變之 140-GHz 高輸出功率發射機

專題名稱(英文)：A 140-GHz High Output Power Transmitter with I/Q Modulation for Sub-  
Terahertz System Applications

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：參加審查會

申請編號：TN40G-113C-A0013a

專題名稱(中文)：一個使用低噪環形比較器且具有電容不匹配與偏移校正的高能量效率十四位元每秒一千萬次取樣頻率連續漸進式類比數位轉換器

專題名稱(英文)：An Energy-Efficient 14-Bit 10MS/s SAR ADC with Capacitor Mismatch and Offset Calibrations using Ring Comparator

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：參加審查會

申請編號：TN40G-113C-A0014

專題名稱(中文)：應用於量子訊號控制之類比前端電路

專題名稱(英文)：Analog front-end circuits for quantum signal control applications

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：參加審查會

申請編號：TN40G-113C-A0015

專題名稱(中文)：94 GHz 四路功率合併之功率放大器

專題名稱(英文)：A 94 GHz Four Way Power Combine Power Amplifier

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：參加審查會

申請編號：TN40G-113C-A0016

專題名稱(中文)：150 GHz 四路功率合併之功率放大器

專題名稱(英文)：A 150 GHz Four Way Power Combine Power Amplifier

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：參加審查會

申請編號：TN40G-113C-A0017

專題名稱(中文)：一個使用數位非線性校正技術的十四位元管線漸進式類比數位轉換器

專題名稱(英文) : A 14-bit Pipelined-SAR ADC using a digital nonlinear calibration scheme

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式 : 參加審查會

申請編號 : **TN40G-113C-A0018a**

專題名稱(中文) : 一個 12 位元高幀率的異步電荷注入單元輔助單斜率列並行類比數位轉換器

專題名稱(英文) : A 12-bit high frame rate asynchronous charge-injection cell assisted single slope column-parallel analog-to-digital converter

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式 : 參加審查會

申請編號 : **TN40G-113C-A0019**

專題名稱(中文) : 應用於 D-band 使用 Dual-Peak Gmax-core 技術之功率放大器設計

專題名稱(英文) : Designed for D-band power amplifier using Dual-Peak Gmax-core technology.

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式 : 參加審查會

申請編號 : **TN40G-113C-A0021a**

專題名稱(中文) : 晶格後量子演算法之整合設計

專題名稱(英文) : Integrated design of lattice-based post-quantum cryptography

晶片形式: Package : 32 S/B:8Pcs+ DieSort: : 10EA

審查方式 : 參加審查會

申請編號 : **TN40G-113C-A0022a**

專題名稱(中文) : 一個基於四相位振幅調變及次鮑率取樣之 20Gb/s, 0.7pJ/b 時脈與資料回復電路

專題名稱(英文) : A 20Gb/s, 0.7pJ/b Clock and Data Recovery based on PAM-4 modulation and Sub-Baud-Rate sampling

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式 : 參加審查會

申請編號：TN40G-113C-A0023

專題名稱(中文)：Body Effect 應用於 D 頻段之降頻混波器電路

專題名稱(英文)：Down-conversion mixer circuit with body effect technique for D-band

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：參加審查會

申請編號：TN40G-113C-A0024a

專題名稱(中文)：整合多重信任根物理不可仿製功能與完整密碼套件資安引擎之 RISC-V 安全處理器系統晶片設計應用於受硬體資安保護之次世代物聯網裝置

專題名稱(英文)：Design of a RISC-V Secure Processor System Chip Integrating Multiple Root of Trust PUF and Comprehensive Cryptographic Suite for Next-Generation IoT Devices with Hardware-Enhanced Security

晶片形式: Package : 100 CQFP:8Pcs+ DieSort: : 10EA

審查方式：參加審查會

申請編號：TN40G-113C-A0025

專題名稱(中文)：應用於 D 頻段之高效率、高性能雙路功率放大器

專題名稱(英文)：A Two-way Power Amplifier for D-band Applications with High Efficiency and Figure of Merit

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：參加審查會

申請編號：TN40G-113C-A0026a

專題名稱(中文)：抵抗電壓源雜訊之寬頻鎖相迴路

專題名稱(英文)：Supply Noise Insensitive wide band PLL

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：參加審查會

申請編號：TN40G-113C-A0027

專題名稱(中文)：應用於太赫茲系統之 230-GHz 波束控制陣列

專題名稱(英文)：A 230-GHz Beam-Steering Array for THz System Applications

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：參加審查會

申請編號：**TN40G-113C-A0029a**

專題名稱(中文)：以 40 奈米矽製程為基底之研發用於乘積累加運算之電阻式記憶體陣列

專題名稱(英文)：Development of RRAM array for Multiply-Accumulate Operation Using  
Silicon-based 40nm Technology

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：參加審查會

申請編號：**TN40G-113C-A0030**

專題名稱(中文)：一種具有 0.78ps 時間解析度的訊號產生器

專題名稱(英文)：A 0.78-ps Timing Resolution Pulse Generator

晶片形式: Package : 40 S/B:8Pcs+ DieSort: : 10EA

審查方式：參加審查會

申請編號：**TN40G-113C-I0002a**

專題名稱(中文)：應用於即時視訊修復之高能效圖像處理器

專題名稱(英文)：An Energy-Efficient Image Signal Processor for Real-Time Video Inpainting

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：免審

申請編號：**TN40G-113C-I0003**

專題名稱(中文)：應用於低溫 CMOS 控制及讀取固態量子位元之類比前端控制電路

專題名稱(英文)：An Analog Front-End Circuit for CMOS Control and Readout of Solid-State  
Qubits at Low Temperature

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：免審

申請編號：TN40G-113C-I0005a

專題名稱(中文)：具高效記憶體零階優化之 Transformer 神經網路高能效訓練加速晶片

專題名稱(英文)：An Energy-efficient Learning Processor with Memory-efficient Zeroth-order Optimization for Transformer-Based Neural Networks

晶片形式: Package : N/A+ DieSort: : 18EA

審查方式：免審

申請編號：TN40G-113C-I0006a

專題名稱(中文)：適用於分速率多重進接通訊系統之高吞吐量巨量多天線偵測器

專題名稱(英文)：A High-Throughput Massive MIMO Detector for Rate-Splitting Multiple Access Communication Systems

晶片形式: Package : 160 CQFP:8Pcs+ DieSort: : 10EA

審查方式：免審

---

以下無資料