

**NAR Labs** 國家實驗研究院  
國家奈米元件實驗室

# NDL 晶粒製程線奈米材料驗證服務平台

承諾 · 熱情 · 創新

[www.narlabs.org.tw](http://www.narlabs.org.tw)

# 目的

1. 本文件主要是用以協助在**NDL**使用晶粒製程線奈米材料驗證服務平台的使用者。
2. 請使用者遵守文件中的指示進行製造。

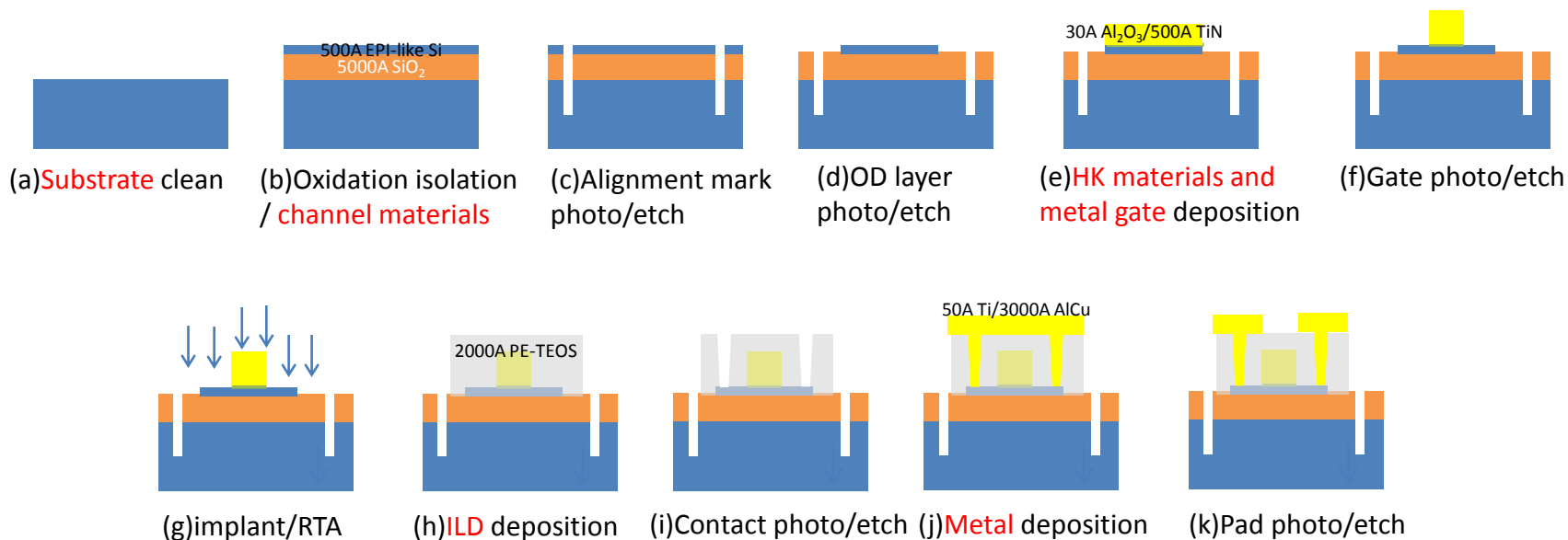
聯絡人: [chunchi.chen@narlabs.org.tw](mailto:chunchi.chen@narlabs.org.tw) (陳俊淇 博士)

# 服務內容

1. 提供標準範例材料與元件製程 (後續說明)
2. 基於標準範例元件製程，提供使用者改變Substrate、Channel、HK/MG、ILD與Metal等材料進行驗證服務，需提供測試片供NDL製程測試。(未來NDL將提供channel材料硫化硒化製程服務)
3. 基於標準範例元件製程外，未來將提供UBM連線間重新布局RDL(Redistribution Layer)服務。
4. 若使用者有多重對準需求，NDL提供零層光罩布局，使用者將零層對準記號放置於製程晶片中，並有一定蝕刻深度，可提供後續曝光與製程服務。(例如12/8/6吋晶片於某些製程後須破片進行後續製程)

聯絡人: [chunchi.chen@narlabs.org.tw](mailto:chunchi.chen@narlabs.org.tw) (陳俊淇 博士)

# 範例元件製程流程圖 (以epi-like Si為例)



注意事項: 紅色字體為使用者可提供新材料, NDL提供元件驗證服務

晶片請於(c)製程前裁切成12mmx12mm

(b)、(e)oxidation、channel materials、HK/MG沉積前請進行建議wet clean程序

(c)、(d)、(f)、(i)、(k)等蝕刻後請進行建議去光阻程序(乾式去光阻後加溼式去光阻)

# 範例元件製程Run Card

編號	分批	製程站點 (藍色後段) (紅色限制)	設備 編號	操作 人員	製程參數/量測值	片數	矽膜	備註
001	0	Clean-STD+HF	G-STD+HF		Time(HF):1 清洗目的(單站必 填) 爐管前清洗 wafer had been processed (y/n):n	2		
002	0	V-Wet-Oxide®	T13		Thick(A):5000	2		
003	0	Measure-Thickness	量測			2		
量測值: _____								
004	0	HDP CVD-α-Si(3D)	G-HDP CVD		Thick(A):1500	2		
005	0	CMP-後段(®)	C08		film.a-Si Thick(A):1500 Polish.thick:500 注意事項1:請附同 實材料控片2片測 試用	2		
006	0	Measure-N&K	量測		Thickness:5(450-55 0)	2		量Si thickness * 膜層Si ~300A.SiO2 5000A
007	0	CMP後SC-1(backen d)	C06		注意事項1:溫度請 與工程師討論	2		
008	0	Coating-(E-Beam)	G-L09		PR-mode:TDUR(® )	2		
009	0	Exposure- (EL57500-E-beam)	L12			2		Zero mask
010	0	Development- (E-Beam)	G-L09			2		
011	0	Eth-O ther(®)	E11		film.SiSiO2-5000A Depth(A):10000	2		Zero Mask E-beam
012	0	Eth-FR(®backen d)	E11			2		
013	0	Clean-H2SO4-Backe nd	G-C06			2		
014	0	Clean-BOE-Backen d	G-C06		Time(s):10 recipe:1:50	2		
015	0	Coating-(E-Beam)	G-L09		PR-mode:NEB(®)	2		
016	0	Exposure- (EL57500-E-beam)	L12			2		OD layer
017	0	Development- (E-Beam)	G-L09			2		
018	0	Eth-O ther+FR(®)	E11		film.Si Depth(A):500	2		
019	0	Clean-H2SO4-Backe nd	G-C06			2		

編號	分批	製程站點 (藍色後段) (紅色限制)	設備 編號	操作 人員	製程參數/量測值	片數	矽膜	備註
020	0	Clean-BOE-Backen d	G-C06		Time(s):10 recipe:1:50	2		
021	0	ALD-CVD	EDT001		ALDCVD.Film.A12 O3 Thick(A):30	2		
022	0	FVD-Ti(®)	T29		Thick(A):500	2		
023	0	Coating-(E-Beam)	G-L09		PR-mode:NEB(®)	2		
024	0	Exposure- (EL57500-E-beam)	L12			2		Gate layer
025	0	Development- (E-Beam)	G-L09			2		
026	0	Eth-Metal(®)	E11		film.TiN Depth(A):500	2		
027	0	Imp.(Star)	S05		DOSE:IE15 Energy:10 Source:A40+ 注意事項1:請 項1>9KeV.Dose ≥:IE15	2		
028	0	Eth-FR(®backen d)	E11			2		
029	0	Clean-H2SO4-Backe nd	G-C06		recipe:DGP	2		
030	0	Clean-BOE-Backen d	G-C06		Time(s):10 recipe:1:50	2		
031	0	RF-®(後段)	EDT004		Gas:N2 Time(s):10 Temp:600	2		
032	0	Clean-BOE-Backen d	G-C06		Time(s):10 recipe:1:50	2		
033	0	Oxofat-PETEOS	T19		Thick(A):2000	2		
034	0	Coating-(E-Beam)	G-L09		PR-mode:TDUR(® )	2		
035	0	Exposure- (EL57500-E-beam)	L12			2		Contact layer
036	0	Development- (E-Beam)	G-L09			2		
037	0	Eth-O ther(®)	E11		film:PE-TEOS Depth(A):2000	2		
038	0	Clean-BOE-Backen d	G-C06		Time(s):180 recipe:1:10	2		
039	0	Eth-FR(®backen d)	E11			2		

編號	分批	製程站點 (藍色後段) (紅色限制)	設備 編號	操作 人員	製程參數/量測值	片數	矽膜	備註
040	0	Clean-H2SO4-Backe nd	G-C06		recipe:DGP	2		
041	0	Clean-BOE-Backen d	G-C06		Time(s):10 recipe:1:50	2		
042	0	FVD-Ti(®)	T29		Thick(A):100	2		
043	0	FVD-AlCu(®)	T29		Thick(A):3000	2		
044	0	Coating-(E-Beam)	G-L09		PR-mode:NEB(®)	2		
045	0	Exposure- (EL57500-E-beam)	L12			2		Pad layer
046	0	Development- (E-Beam)	G-L09			2		
047	0	Eth-Metal+FR(®)	E11		film:AlCu Depth(A):3000	2		

# 元件布局光罩示意圖

詳細尺寸與布局如附件Chip\_MOS.gds



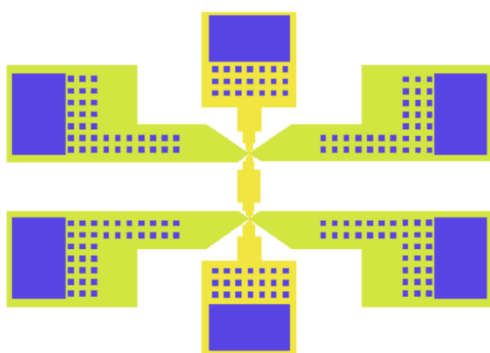
OD layer

90-



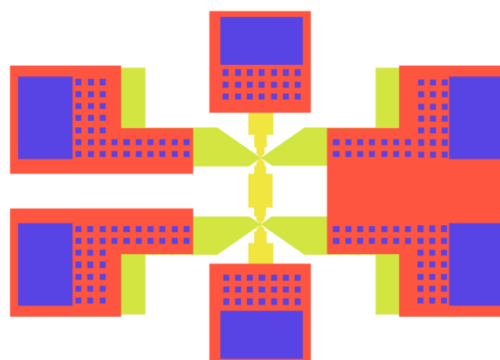
Gate layer

90-90



Contact layer

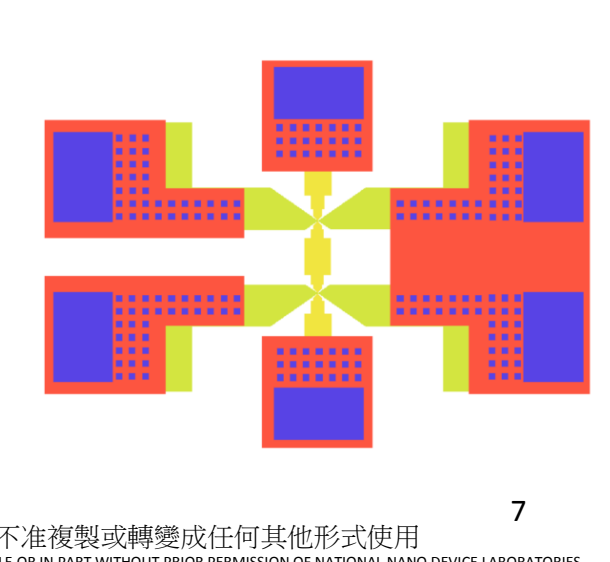
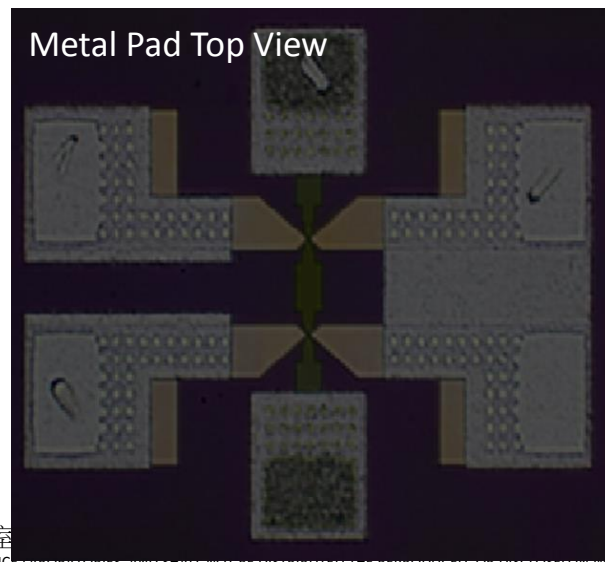
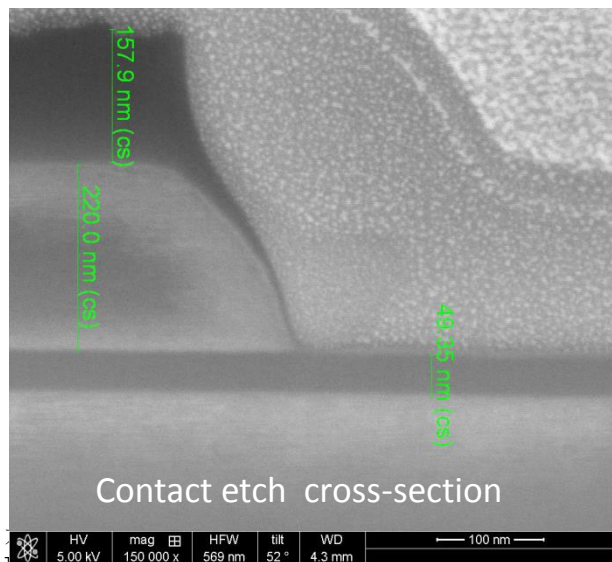
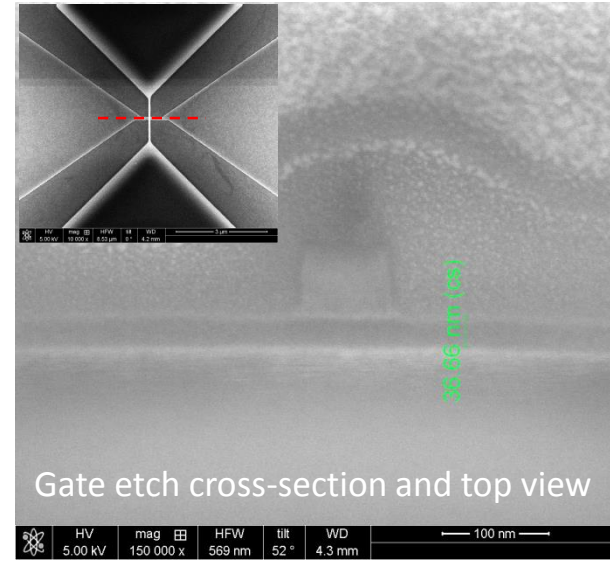
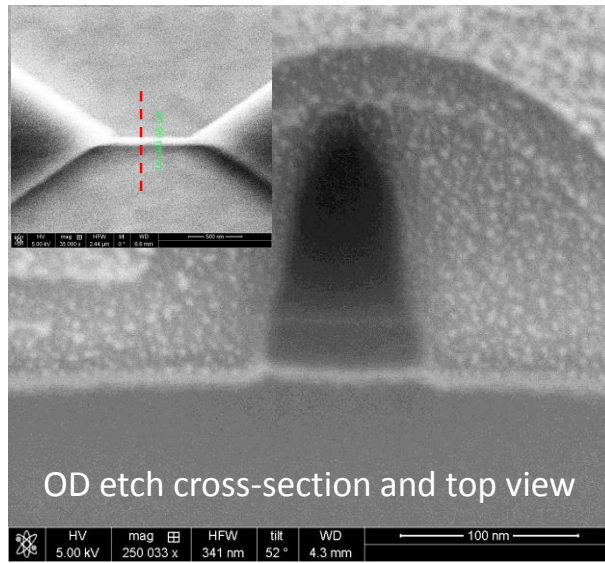
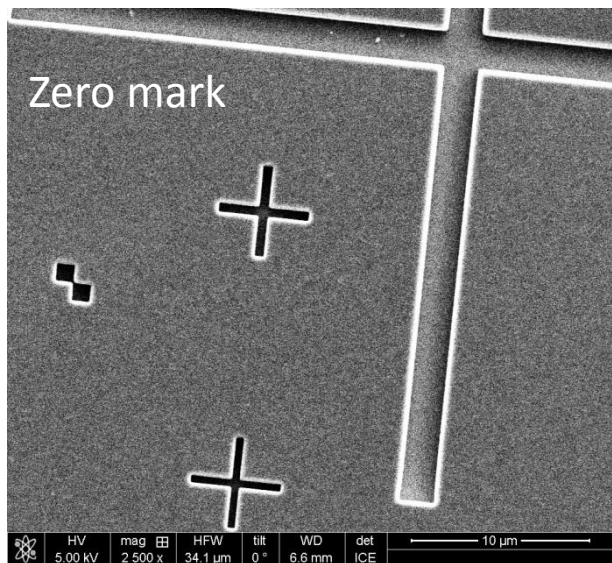
90-90



Pad layer

90-90

# 元件各層剖/平面照片



# 範例元件電性

